

(19)



JAPANESE PATENT OFFICE

PATENT ABSTRACTS OF JAPAN

(11) Publication number: **63229430 A**

(43) Date of publication of application: 26 . 09 . 88

(51) Int. Cl.

G02F 1/133**G02F 1/133****G09F 9/00****G09G 3/36**(21) Application number: **62063402**(71) Applicant: **NEC CORP**

(22) Date of filing: 18 . 03 . 87

(72) Inventor: **OKUMURA FUJIO**(54) **LIQUID CRYSTAL DISPLAY**

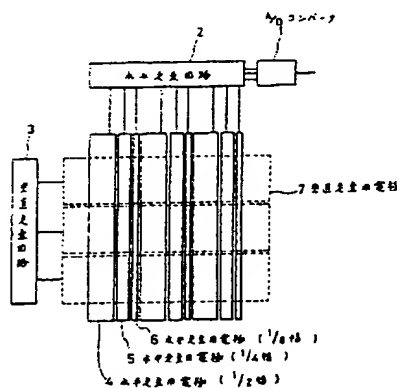
(57) Abstract:

PURPOSE: To easily obtain a liquid crystal display having a gradation characteristic by forming horizontal scanning electrodes of n-pieces of small electrodes respectively having areas of $1/2$, $1/4$, $1/8$,... $1/2n$ (n is an integer) of picture elements in the respective picture elements.

CONSTITUTION: The horizontal scanning electrodes of the display having the construction consisting in sandwiching a ferroelectric liquid crystal between a 1st substrate formed with the horizontal scanning electrodes and 2nd substrate formed with vertical scanning electrodes consists of n-pieces of the small electrodes respectively having the areas of $1/2$, $1/4$, $1/8$,... $1/2n$ (n is an integer) of the picture elements in the respective picture elements. For example, the display is constituted of an A/D converter 1 which digitizes analog picture signals, a horizontal scanning circuit 2, a vertical scanning circuit 3, the electrodes 4 for horizontal scanning having the width of $1/2$ the pitch of one picture element, the electrodes 5 for horizontal scanning having likewise the width of $1/4$ the pitch, the electrodes 6 for horizontal scanning having likewise the width of $1/8$ the pitch and the electrodes 7 for vertical scanning. The liquid crystal display having the

gradation characteristic is thereby easily obtd. even if the ferroelectric liquid crystal makes bistable operations and can take only the binary values.

COPYRIGHT: (C)1988,JPO&Japio



⑩ 日本国特許庁(JP)

⑪ 特許出願公開

⑫ 公開特許公報(A)

昭63-229430

⑬ Int. Cl.⁴

識別記号

庁内整理番号

⑭ 公開 昭和63年(1988)9月26日

G 02 F 1/133

3 2 3

7370-2H

G 09 F 9/00

3 3 7

8708-2H

G 09 G 3/36

3 6 1

6866-5C

8621-5C

審査請求 未請求 発明の数 1 (全4頁)

⑮ 発明の名称 液晶ディスプレイ

⑯ 特 願 昭62-63402

⑰ 出 願 昭62(1987)3月18日

⑱ 発 明 者 奥 村 藤 男 東京都港区芝5丁目33番1号 日本電気株式会社内

⑲ 出 願 人 日本電気株式会社 東京都港区芝5丁目33番1号

⑳ 代 理 人 弁理士 本庄 伸介

明 細 書

1. 発明の名称

液晶ディスプレイ

2. 特許請求の範囲

水平走査電極が形成された第1の基板と垂直走査電極が形成された第2の基板との間に強誘電性液晶をはさんだ構造を持つディスプレイにおいて、前記水平走査電極が各画素においてその画素の $1/2$, $1/4$, $1/8$, ... $1/2n$ (n は整数)の面積をそれぞれ持つ n 個の小電極からなることを特徴とする液晶ディスプレイ。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は液晶材料として強誘電性液晶を用いる液晶ディスプレイに関する。

(従来の技術とその問題点)

強誘電性液晶、例えばカイラル・スメクティック

クC形(SmC*)液晶は、現在一般に液晶ディスプレイに用いられているツイステッドネマティック形液晶と比較して、応答速度が数桁速く、メモリ性があり、どの角度からもコントラスト変化のない広視野角を持つ液晶材料として注目され、現在その開発が行なわれている。この液晶をディスプレイに用いると、時分割数が大きくなっても画質の低下がないディスプレイを作ることができる。従って非晶質シリコンやポリシリコンの薄膜トランジスタスイッチを画素ごとに付けなくても容易に高コントラスト、高精細、大画面の液晶ディスプレイを実現することができる。

しかしながら、強誘電性液晶には階調表示が難しいという重大な欠点がある。強誘電性液晶は基本的に双安定動作を行うため中間調をとることができないのである。この問題が解決しない限り壁掛けテレビのような中間調が必要なものには使うことができない。現段階においては中間調表示を強誘電性液晶を用いて行った例は報告されていない。

(問題点を解決するための手段)

前述の問題点を解決するために本発明が提供する手段は、水平走査電極が形成された第1の基板と垂直走査電極が形成された第2の基板との間に強誘電性液晶をはさんだ構造を持つディスプレイであって、前記水平走査電極が各画素においてその画素の $1/2$ 、 $1/4$ 、 $1/8$ 、 \dots $1/2n$ (n は整数)の面積をそれぞれ持つ n 箇の小電極からなることを特徴とする。

(作用)

まず従来例の強誘電性液晶ディスプレイの電極構成を第2図に示す。図において8はシフトレジスタやスイッチからなる水平走査回路、9は同じくシフトレジスタやスイッチ等からなる垂直走査回路、10は水平走査用電極、11は垂直走査用電極である。水平走査用電極10と垂直走査用電極11の交叉している部分が、1画素に対応する。この例では簡単のため 3×3 の9画素のディスプレイを示したが、実用的にはOA端末用等に 640×400 程度のものが実現されている。先にも述べたように

$1/2n$ (n は整数)の面積をそれぞれ持つ n 箇の小電極」とした。この例は3電極であるのでバイナリーコードで000~111、黒部分の面積で0/8~7/8までの8階調が表示できている。なお、この場合は“1”を黒い部分に対応させたが当然逆の場合つまり“1”を白い部分に対応させることもある。階調を上げる場合には、このルールに基づいて電極数を増していけばよい。

(実施例)

本発明の液晶ディスプレイの構造を適用して 640×400 画素のディスプレイを作製した。ディスプレイの大きさは12インチ、画素ピッチは 0.4×0.4 mmで64階調をとるために電極を第4図に示すように6分割した。図において12は水平走査用電極群、13は垂直走査用電極である。水平走査用の電極幅は大きい方から $192\mu\text{m}$ 、 $96\mu\text{m}$ 、 $48\mu\text{m}$ 、 $24\mu\text{m}$ 、 $12\mu\text{m}$ 、 $8\mu\text{m}$ とした。合計で $366\mu\text{m}$ となる。電極の間隔はそれぞれ $2\mu\text{m}$ 、画素の間は $24\mu\text{m}$ あけた。垂直走査用電極は図に示すように幅 $376\mu\text{m}$ 、間隔 $24\mu\text{m}$ である。従っていわゆる画素の開口率(ON、OFFできる部分の面積を1画素分の面積で割った

特開昭63-229430(2)

強誘電性液晶は双安定動作を行うので、それぞれの画素はONかOFFに言い換えれば白と黒の状態しかとりえない。

第1図に、第2図に対応した本発明の液晶ディスプレイの電極構成を示す。図において、1はアナログの画信号をデジタル化するA/Dコンバータ、2はシフトレジスタやスイッチ等からなる水平走査回路、3は同じくシフトレジスタやスイッチ等からなる垂直走査回路、4は1画素分のピッチに対し $1/2$ の幅を持つ(1画素ごとに見れば画素の $1/2$ の面積を持つ)水平走査用電極、5は同じく $1/4$ の幅を持つ水平走査用電極、6も同じく $1/8$ の幅を持つ水平走査用電極、7は垂直走査用電極である。この例においては簡単のため電極の分割は3つにした。第3図に中間調表示の例を示す。図は第1図と異なり、最小の面積を持つ水平走査用電極を中央に持っている例である。このように、電極の位置は任意であり、また面積比が保たれていれば形状も任意である。その意味で特許請求の範囲における記述を「 $1/2$ 、 $1/4$ 、 $1/8$ 、 \dots

OFFできる部分の面積を1画素分の面積で割ったもの)は86%となった。垂直走査回路としてはシフトレジスタ、アナログスイッチ等からなる専用ICをガラス基板の上にオンチップで配線した。水平走査回路の方は、ガラス基板上にCHOSのポリシリコン薄膜トランジスタで構成したアナログスイッチ及びシフトレジスタを形成して作った。水平走査電極は階調をとらない従来の液晶ディスプレイに比べこの場合6倍の数となるので、ガラス基板上に直接回路を作る方が有利であると考えた。ポリシリコン薄膜トランジスタでも十分な動作速度(約2MHz)を得ている。駆動電圧は20Vである。電極間のギャップは $2\mu\text{m}$ とし、配向処理はポリイミドをラビングすることにより行った。なお、電極は両方とも酸化インジウムスズの透明導電膜である。デューティ比は $1/400$ 、1ラインの書き込み時間は $300\mu\text{sec}$ とした。以上の結果得られた液晶ディスプレイはコントラスト1:10、視野角依存性は全くなく、階調は所望の64階調を示した。

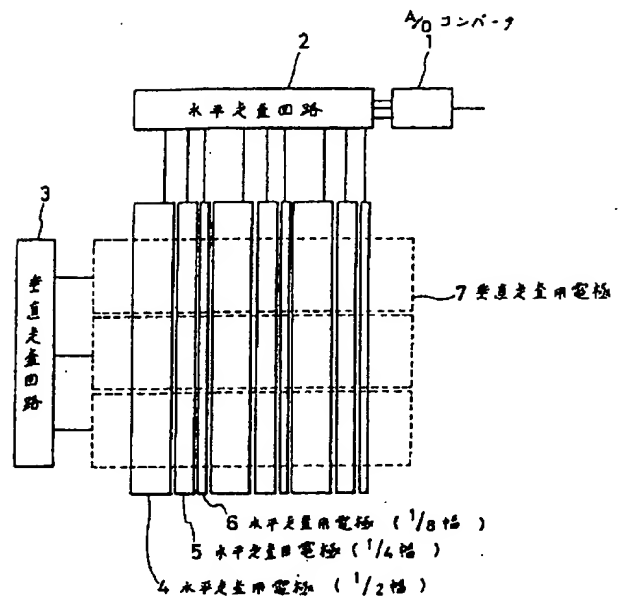
(効果)

以上説明したように本発明を用いると強誘電性液晶が双安定動作をし、2値しかとりえないにもかかわらず容易に階調性を持つ液晶ディスプレイを実現することが可能である。また、これにより今まで階調がとれないためにできなかった強誘電性液晶による動画表示も可能となり、壁掛けテレビ等の大画面フルカラー表示に道がひらけた。

4. 図面の簡単な説明

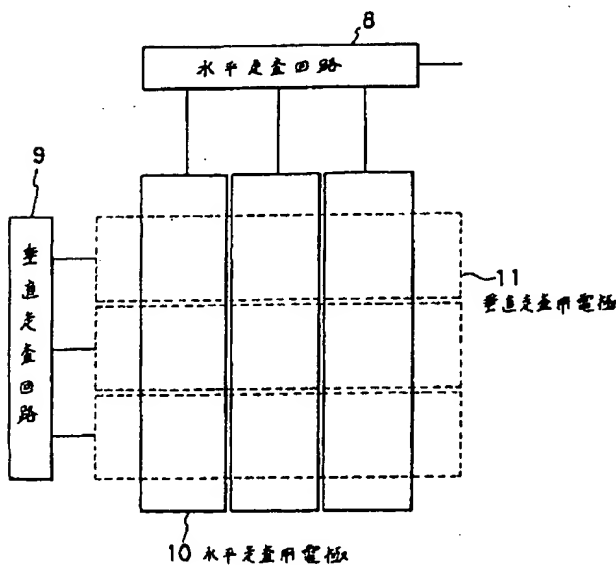
第1図は本発明の液晶ディスプレイの原理的な電極構成を示す図、第2図は従来型液晶ディスプレイの電極構成を示す図、第3図は本発明による階調表示例を示す図、第4図は本発明の一実施例における電極パターンを示す図である。

1…A/Dコンバータ、2, 8…水平走査回路、3, 9…垂直走査回路、4, 5, 6, 10, 12…水平走査用電極、7, 11, 13…垂直走査用電極。

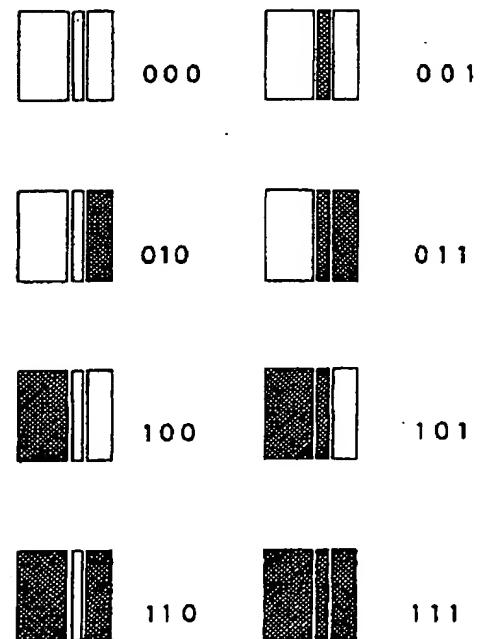


第1図

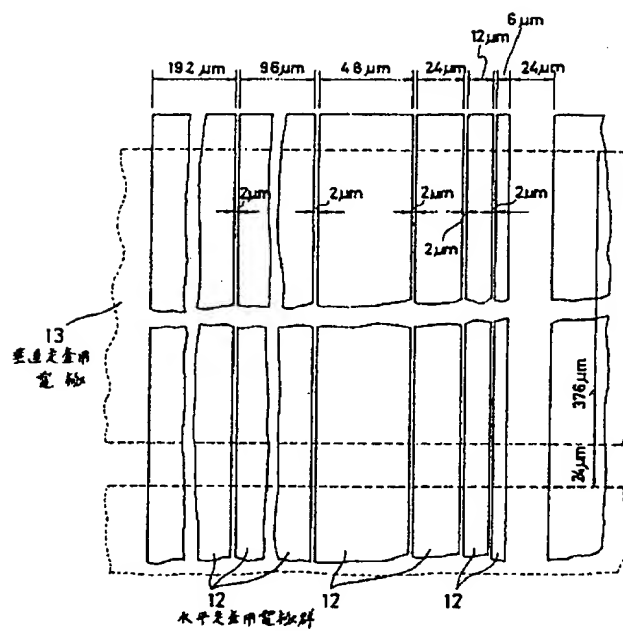
代理人 弁理士 本庄伸介



第2図



第3図



第 4 圖